



PATENT ABSTRACTS OF JAPAN

(11) Publication number: 2001229617 A

(43) Date of publication of application: 24.08.01

(51) Int. Cl.

G11B 20/10

G11B 7/004

G11B 7/005

G11B 19/02

(21) Application number: 2000038643

(22) Date of filing: 16.02.00

(71) Applicant: MITSUBISHI ELECTRIC
CORPMITSUBISHI ELECTRIC
ENGINEERING CO LTD(72) Inventor: ADACHI YASUSHI
OKAMOTO KAZUHIRO
ONOGUCHI YUTAKA
KATO MASAOKI(54) SIGNAL DETECTION CIRCUIT FOR OPTICAL
DISK

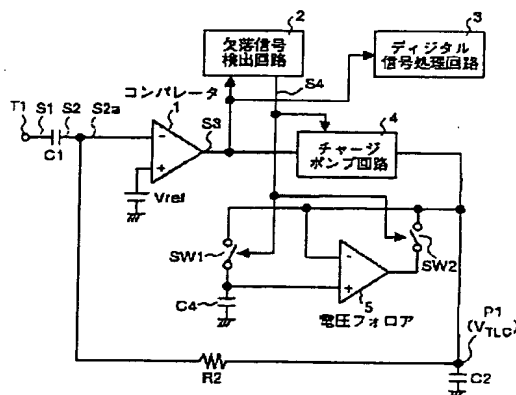
of the voltage follower 5 to the comparator 1.

COPYRIGHT: (C)2001,JPO

(57) Abstract:

PROBLEM TO BE SOLVED: To stably supply an appropriate slice level control voltage VTLC in the case that omission signals are generated and to eliminate the errors of digital HF signals.

SOLUTION: This circuit is provided with a comparator 1 for converting analog HF signals S2a into the digital HF signals S3 by using a slice level, an omission signal detection circuit 2 for detecting the omission of the digital HF signals S3, a charge pump circuit 4 for feeding back the slice level control voltage VTLC to the comparator 1 based on the detected result of the omission signal detection circuit 2, a voltage follower 5 for holding and outputting a voltage stored in a capacitor C4, a switch SW1 for being in an OFF state in the case of detecting the omission signals and outputting the stored voltage of the capacitor C4 to the voltage follower 5 at the time of an ON state, and the switch SW2 for being in the ON state in the case of detecting the omission signals and outputting the output



【特許請求の範囲】

【請求項 1】 光ディスクから読み出されたアナログ信号をスライスレベルを用いてデジタル信号に変換する変換手段と、

前記デジタル信号のエンベロープをもとに前記アナログ信号の欠落を検出する欠落検出手段と、

前記欠落検出手段が前記アナログ信号の欠落を検出しない場合に前記スライスレベルをフィードバック制御するスライスレベル制御手段と、

前記スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積する第 1 の電圧保持手段と、

前記スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積する第 2 の電圧蓄積手段と、

前記第 2 の電圧蓄積手段に蓄積された電圧を保持して出力する電圧保持手段と、

前記欠落検出手段による欠落検出結果をもとに、前記アナログ信号の欠落がない場合に前記第 1 および前記第 2 の電圧蓄積手段に前記スライスレベルの電圧を蓄積させ、前記アナログ信号の欠落があった場合に前記第 2 の電圧蓄積手段に蓄積された前記スライスレベルの電圧を前記電圧保持手段によって保持して前記変換手段にフィードバック出力させる切替を行う切替スイッチと、
を備えたことを特徴とする光ディスク用信号検出回路。

【請求項 2】 光ディスクから読み出されたアナログ信号をスライスレベルを用いてデジタル信号に変換する変換手段と、

前記デジタル信号のエンベロープをもとに前記アナログ信号の欠落を検出する欠落検出手段と、

前記欠落検出手段が前記アナログ信号の欠落を検出しない場合に前記スライスレベルをフィードバック制御するスライスレベル制御手段と、

前記スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積する電圧蓄積手段と、

前記電圧蓄積手段に蓄積された電圧を保持して出力する電圧保持手段と、

前記欠落検出手段による欠落検出結果をもとに、前記アナログ信号の欠落がない場合に前記電圧蓄積手段に前記スライスレベルの電圧を蓄積させ、前記アナログ信号の欠落があった場合に前記電圧蓄積手段に蓄積された前記スライスレベルの電圧を前記電圧保持手段によって保持して前記変換手段にフィードバック出力させる切替を行う切替スイッチと、
を備えたことを特徴とする光ディスク用信号検出回路。

【請求項 3】 光ディスクから読み出されたアナログ信号をスライスレベルを用いてデジタル信号に変換する変換手段と、

前記デジタル信号のエンベロープをもとに前記アナログ信号の欠落を検出する欠落検出手段と、

前記欠落検出手段が前記アナログ信号の欠落を検出しない場合に前記スライスレベルをフィードバック制御する

スライスレベル制御手段と、

前記スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積する第 1 の電圧保持手段と、

前記スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積する第 2 の電圧蓄積手段と、

前記スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積する第 3 の電圧蓄積手段と、

前記第 2 および前記第 3 の電圧蓄積手段に蓄積された電圧を保持して出力する電圧保持手段と、

前記第 2 および前記第 3 の電圧蓄積手段による電圧蓄積を交互に切り替える第 1 の切替スイッチと、

前記第 2 および前記第 3 の電圧蓄積手段によって蓄積された電圧を前記電圧保持手段を介して交互に切替出力させる第 2 の切替スイッチと、

前記第 1 および前記第 2 の切替スイッチの切替制御を行い、前記第 2 の電圧蓄積手段が電圧蓄積を行っている場合に前記第 3 の電圧蓄積手段が蓄積した電圧を前記電圧保持手段に出力させ、前記第 3 の電圧蓄積手段が電圧蓄積を行っている場合に前記第 2 の電圧蓄積手段が蓄積した電圧を前記電圧保持手段に出力させる切替制御手段と、

前記欠落検出手段が前記アナログ信号の欠落を検出した場合に前記電圧保持手段の出力を前記変換手段に出力する切替を行う第 3 の切替スイッチと、
を備えたことを特徴とする光ディスク用信号検出回路。

【請求項 4】 前記電圧保持手段は、電圧フォロアであることを特徴とする請求項 1～3 のいずれか一つに記載の光ディスク用信号検出回路。

【発明の詳細な説明】

【0001】

【発明の属する技術分野】この発明は、CD（コンパクトディスク）、CD-ROMなどの光ディスクに記録された信号を検出して再生する光ディスク用信号検出回路に関し、特に、ピックアップを介して読み取られたアナログ信号をデジタル信号に変換する際のスライスレベル制御を適切に行う光ディスク用信号検出回路に関するものである。

【0002】

【従来の技術】従来から、光ディスクに記録された情報を再生する場合、光ディスクから読み出したアナログ HF 信号を、所定のスライスレベルを基準にしてデジタル HF 信号に変換する処理を行う。光ディスクに記録される情報は、信号の直流成分が零となるような EFM（Eight to Fourteen Modulation）信号の情報として設定される場合が多い。したがって、このアナログ/デジタル変換におけるスライスレベルは、アナログ HF 信号の中心電圧レベルとなるように制御される。

【0003】図 8 は、従来の光ディスク用信号検出回路の構成を示すブロック図である。図 8 において、図示しないピックアップによって光ディスクから読み出された

アナログHF信号S101は、端子T101に入力される。コンデンサC101は、入力されたアナログHF信号S101の直流成分をカットしたアナログHF信号S102を出力する。アナログHF信号S102は、後述する抵抗R102を介して入力されるスライスレベル制御電圧V_{ILC}の直流信号を重畳したアナログHF信号S102aとして、コンパレータ101の一端子に入力される。

【0004】コンパレータ101の+端子には、基準電圧V_{ref}が入力され、コンパレータ101は、アナログHF信号S102aと基準電圧V_{ref}とを比較し、比較結果をデジタルHF信号S103として出力する。すなわち、コンパレータ101は、アナログHF信号S102aをデジタルHF信号S103に変換するアナログ/デジタル変換を行う。

【0005】コンパレータ101から出力されたデジタルHF信号S103は、デジタル信号処理回路103に出力され、デジタル信号処理回路103は、入力されたデジタルHF信号S103をもとに音声信号や映像信号として再生出力する処理を行う。

【0006】また、コンパレータ101から出力されたデジタルHF信号S103は、チャージポンプ回路104に出力され、チャージポンプ回路104は、入力されたデジタルHF信号S103の平均直流レベルに対応してコンデンサC102の+側電極電圧が適切なスライスレベル制御電圧V_{ILC}となるようにコンデンサC102に対する充放電量を制御する。このスライスレベル制御電圧V_{ILC}は抵抗R102を介してコンパレータ101の一端子に入力される。

【0007】すなわち、コンパレータ101がアナログ/デジタル変換動作する際の基準電圧V_{ref}は一定であるため、チャージポンプ回路104は、コンデンサC102の充放電量を制御することによって、アナログHF信号S102に重畳される接続点P101のスライスレベル制御電圧V_{ILC}をフィードバック制御し、アナログ/デジタル変換時におけるアナログHF信号S102の中心電圧レベルが相対的に基準電圧V_{ref}となるように制御する。この場合、コンパレータ101から出力されるデジタルHF信号S103は、ハイレベルとローレベルの信号とが均等に発生する信号であるため、チャージポンプ回路104は、入力されるデジタルHF信号S103の平均直流レベルを検出することによって、コンデンサC102の充放電量を制御すればよい。

【0008】さらに、コンパレータ101から出力されたデジタルHF信号S103は、欠落信号検出回路102に出力され、欠落信号検出回路102は、デジタルHF信号S103のエンベロープSEを、たとえばピークホールド回路を用いて検出し、このエンベロープの電圧レベルが所定値以下となった場合、欠落信号（ドロップアウト）が発生したことを示す信号S104をチャ

ージポンプ回路104に出力する。なお、この欠落信号は、光ディスクの傷や、読み取り時の振動などによって生成される。

【0009】チャージポンプ回路104は、欠落信号が発生したことを示す信号S104が入力されると、チャージポンプ回路104の出力をオフ、すなわちハイインピーダンスにし、接続点P101におけるスライスレベル制御電圧V_{ILC}を保持させる。

【0010】図9は、従来の光ディスク用信号検出回路において欠落信号が発生した場合におけるスライスレベル制御動作を示すタイミングチャートである。図9において、入力されたアナログHF信号S102に欠落部分E101が生じると、デジタルHF信号S103のエンベロープSEが所定値以下の電圧レベルになり、欠落信号検出回路102は、欠落信号を検出し、信号S104をチャージポンプ回路104に出力する。この信号S104は、エンベロープSEの電圧レベルが所定値を超えるまでの間、出力される。この信号S104がオン状態の期間、チャージポンプ回路104は、出力をオフにし、欠落信号を検出した時点t_{bb}のスライスレベル制御電圧V_{ILC}を保持させる。

【0011】これによって、欠落信号などが発生してアナログHF信号S102がノイズ成分のみとなる場合であっても、スライスレベル制御電圧V_{ILC}を強制的に高く設定することによって、欠落信号発生時における誤ったデジタルHF信号S103がデジタル信号処理回路103に出力されないようにしている。

【0012】

【発明が解決しようとする課題】しかしながら、上述した従来の光ディスク用信号検出回路では、アナログHF信号S102が実際に欠落信号となった時点t_{aa}から欠落信号検出回路102が欠落信号を検出する時点t_{bb}までの間、チャージポンプ回路104は欠落信号が発生していないものとして動作し、コンデンサC102を充電し、スライスレベル制御電圧V_{ILC}を、コンデンサC102と抵抗R102とで決定される時定数によって上昇する制御を行うため、スライスレベル制御電圧V_{ILC}が変動し、ノイズなどの不要信号を検出することによって、誤ったデジタルHF信号S103をデジタル信号処理回路103に出力してしまうという問題点があった。

【0013】また、スライスレベル制御電圧V_{ILC}による直流電圧信号は、コンデンサC102と抵抗R102とによって決定される時定数によって増減するため、欠落信号が発生しない場合には、時定数を大きく設定する方が安定したデジタルHF信号を得ることができるが、時定数を大きくすると、逆に欠落信号がなくなった後におけるスライスレベル制御電圧V_{ILC}の正常な回復に時間がかかってしまう。このため、設定されるコンデンサC102と抵抗R102とによって決定される時定

数が小さい場合には、欠落信号検出後において保持されるスライスレベル制御電圧 V_{TLc} に変動が生じ、この場合にも誤ったデジタルHF信号S103をデジタル信号処理回路103に出力してしまうという問題点があった。

【0014】この発明は上記に鑑みてなされたもので、欠落信号が発生した場合と欠落信号が発生しない場合とにそれぞれ対応したスライスレベル制御電圧 V_{TLc} を安定して供給し、デジタルHF信号S103を誤りなく検出出力することができる光ディスク用信号検出回路を得ることを目的とする。

【0015】

【課題を解決するための手段】上記目的を達成するため、この発明にかかる光ディスク用信号検出回路は、光ディスクから読み出されたアナログ信号をスライスレベルを用いてデジタル信号に変換する変換手段と、前記デジタル信号のエンベロープをもとに前記アナログ信号の欠落を検出する欠落検出手段と、前記欠落検出手段が前記アナログ信号の欠落を検出しない場合に前記スライスレベルをフィードバック制御するスライスレベル制御手段と、前記スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積する第1の電圧保持手段と、前記スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積する第2の電圧蓄積手段と、前記第2の電圧蓄積手段に蓄積された電圧を保持して出力する電圧保持手段と、前記欠落検出手段による欠落検出結果をもとに、前記アナログ信号の欠落がない場合に前記第1および前記第2の電圧蓄積手段に前記スライスレベルの電圧を蓄積させ、前記アナログ信号の欠落があった場合に前記第2の電圧蓄積手段に蓄積された前記スライスレベルの電圧を前記電圧保持手段によって保持して前記変換手段にフィードバック出力させる切替を行う切替スイッチと、を備えたことを特徴とする。

【0016】この発明によれば、欠落検出手段がアナログ信号の欠落を検出しない正常状態の場合、第1および第2の電圧蓄積手段に、スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積させ、欠落検出手段がアナログ信号の欠落を検出した場合、前記第2の電圧蓄積手段に蓄積されたスライスレベルの電圧を電圧保持手段によって保持し、この保持された電圧を変換手段にフィードバック出力し、アナログ信号の欠落の期間、アナログ信号の欠落を検出した時点におけるスライスレベルの電圧を実動作電圧として保持させるようにしている。

【0017】つぎの発明にかかる光ディスク用信号検出回路は、光ディスクから読み出されたアナログ信号をスライスレベルを用いてデジタル信号に変換する変換手段と、前記デジタル信号のエンベロープをもとに前記アナログ信号の欠落を検出する欠落検出手段と、前記欠落検出手段が前記アナログ信号の欠落を検出しない場合

に前記スライスレベルをフィードバック制御するスライスレベル制御手段と、前記スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積する電圧蓄積手段と、前記電圧蓄積手段に蓄積された電圧を保持して出力する電圧保持手段と、前記欠落検出手段による欠落検出結果をもとに、前記アナログ信号の欠落がない場合に前記電圧蓄積手段に前記スライスレベルの電圧を蓄積させ、前記アナログ信号の欠落があった場合に前記電圧蓄積手段に蓄積された前記スライスレベルの電圧を前記電圧保持手段によって保持して前記変換手段にフィードバック出力させる切替を行う切替スイッチと、を備えたことを特徴とする。

【0018】この発明によれば、欠落検出手段がアナログ信号の欠落を検出しない正常状態の場合、電圧蓄積手段に、スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積させ、欠落検出手段がアナログ信号の欠落を検出した場合、前記電圧蓄積手段に蓄積されたスライスレベルの電圧を電圧保持手段によって保持し、この保持された電圧を変換手段にフィードバック出力し、アナログ信号の欠落の期間、アナログ信号の欠落を検出した時点におけるスライスレベルの電圧を実動作電圧として保持させるようにしている。

【0019】つぎの発明にかかる光ディスク用信号検出回路は、光ディスクから読み出されたアナログ信号をスライスレベルを用いてデジタル信号に変換する変換手段と、前記デジタル信号のエンベロープをもとに前記アナログ信号の欠落を検出する欠落検出手段と、前記欠落検出手段が前記アナログ信号の欠落を検出しない場合に前記スライスレベルをフィードバック制御するスライスレベル制御手段と、前記スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積する第1の電圧保持手段と、前記スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積する第2の電圧蓄積手段と、前記スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積する第3の電圧蓄積手段と、前記第2および前記第3の電圧蓄積手段に蓄積された電圧を保持して出力する電圧保持手段と、前記第2および前記第3の電圧蓄積手段による電圧蓄積を交互に切り替える第1の切替スイッチと、前記第2および前記第3の電圧蓄積手段によって蓄積された電圧を前記電圧保持手段を介して交互に切替出力させる第2の切替スイッチと、前記第1および前記第2の切替スイッチの切替制御を行い、前記第2の電圧蓄積手段が電圧蓄積を行っている場合に前記第3の電圧蓄積手段が蓄積した電圧を前記電圧保持手段に出力させ、前記第3の電圧蓄積手段が電圧蓄積を行っている場合に前記第2の電圧蓄積手段が蓄積した電圧を前記電圧保持手段に出力させる切替制御手段と、前記欠落検出手段が前記アナログ信号の欠落を検出した場合に前記電圧保持手段の出力を前記変換手段に出力する切替を行う第3の切替スイッチと、を備

えたことを特徴とする。

【0020】この発明によれば、欠落検出手段がアナログ信号の欠落を検出しない正常状態の場合、第3の切替スイッチをオフ状態にし、第1～第3の電圧蓄積手段に、スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積させ、第1の電圧蓄積手段に蓄積された電圧によってスライスレベルの制御を行う。この場合、切替制御手段は、常時、第1および第2の切替スイッチを切替制御し、第2および第3の電圧蓄積手段による電圧蓄積を交互に行わせ、第2の電圧蓄積手段が電圧蓄積を行っている場合に第3の電圧蓄積手段が蓄積した電圧を電圧保持手段に出力させ、第3の電圧蓄積手段が電圧蓄積を行っている場合に第2の電圧蓄積手段が蓄積した電圧を電圧保持手段に出力させる切替を行う。欠落検出手段がアナログ信号の欠落を検出した場合、第3の切替スイッチをオン状態にし、第2または第3の電圧蓄積手段が蓄積した電圧を電圧保持手段を介して交互に出力させて、この電圧によってスライスレベルの制御を行うようにし、アナログ信号の欠落が発生した時点直前のスライスレベルを、アナログ信号の欠落を検出した時点以降のスライスレベルとして確実かつ安定的に制御するようにしている。

【0021】つぎの発明にかかる光ディスク用信号検出回路は、上記の発明において、前記電圧保持手段は、電圧フォロアであることを特徴とする。

【0022】この発明によれば、電圧保持手段を電圧フォロアによって実現し、アナログ信号の欠落時におけるスライスレベルの電圧を確実かつ安定して供給するようにしている。

【0023】

【発明の実施の形態】以下に添付図面を参照して、この発明にかかる光ディスク用信号検出回路の好適な実施の形態を詳細に説明する。

【0024】実施の形態1. 図1は、この発明の実施の形態1である光ディスク用信号検出回路の構成を示すブロック図である。図1に示した光ディスク用信号検出回路は、図7に示した光ディスク用信号検出回路に、スイッチSW1、SW2、コンデンサC4、および電圧フォロア5をさらに付加した構成である。

【0025】図1において、図示しないピックアップによって光ディスクから読み出されたアナログHF信号S1は、端子T1に入力される。コンデンサC1は、入力されたアナログHF信号S1の直流成分をカットしたアナログHF信号S2を出力する。アナログHF信号S2は、後述する抵抗R2を介して入力されるスライスレベル制御電圧 V_{TLC} の直流信号を重畳したアナログHF信号S2aとして、コンパレータ1の一端子に入力される。

【0026】コンパレータ1の+端子には、基準電圧 V_{ref} が入力され、コンパレータ1は、アナログHF信号

S2aと基準電圧 V_{ref} とを比較し、比較結果をデジタルHF信号S3として出力する。すなわち、コンパレータ1は、アナログHF信号S2aをデジタルHF信号S3に変換するアナログ/デジタル変換を行う。

【0027】コンパレータ1から出力されたデジタルHF信号S3は、デジタル信号処理回路3に出力され、デジタル信号処理回路3は、入力されたデジタルHF信号S3をもとに音声信号や映像信号として再生出力する処理を行う。

【0028】また、コンパレータ1から出力されたデジタルHF信号S3は、チャージポンプ回路4に出力され、チャージポンプ回路4は、入力されたデジタルHF信号S3の平均直流レベルに対応してコンデンサC2の+側電極電圧が適切なスライスレベル制御電圧 V_{TLC} となるようにコンデンサC2に対する充放電量を制御する。このスライスレベル制御電圧 V_{TLC} は抵抗R2を介してコンパレータ1の一端子に入力される。

【0029】すなわち、コンパレータ1がアナログ/デジタル変換動作する際の基準電圧 V_{ref} は一定であるため、チャージポンプ回路4は、コンデンサC2の充放電量を制御することによって、アナログHF信号S2に重畳される接続点P1のスライスレベル制御電圧 V_{TLC} をフィードバック制御し、アナログ/デジタル変換時におけるアナログHF信号S2の中心電圧レベルが基準電圧 V_{ref} となるように制御する。この場合、コンパレータ1から出力されるデジタルHF信号S3は、ハイレベルとローレベルの信号とが均等に発生する信号であるため、チャージポンプ回路4は、入力されるデジタルHF信号S3の平均直流レベルを検出することによって、コンデンサC2の充放電量を制御すればよい。

【0030】さらに、コンパレータ1から出力されたデジタルHF信号S3は、欠落信号検出回路2に出力され、欠落信号検出回路2は、デジタルHF信号S3のエンベロープSEを、たとえばピークホールド回路を用いて検出し、このエンベロープSEの電圧レベルが所定値以下となった場合、欠落信号（ドロップアウト）が発生したことを示す信号S4をチャージポンプ回路4およびスイッチSW1、SW2に出力する。なお、この欠落信号は、光ディスクの傷や、読み取り時の振動などによって生成される。

【0031】チャージポンプ回路4は、欠落信号が発生したことを示す信号S4が入力されると、チャージポンプ回路4の出力をオフ、すなわちハイインピーダンスにし、接続点P1におけるスライスレベル制御電圧 V_{TLC} を保持させる。

【0032】一方、直流差動増幅器としての電圧フォロア5は、その出力端を、スイッチSW2を介して接続点P1に接続し、スイッチSW2および抵抗R2を介して一端子に出力を帰還させる。接地されたコンデンサC4は、スイッチSW1を介して接続点P1に接続され、電

圧フォロア5の+端子には、接地されたコンデンサC4とスイッチSW1との接続点、すなわちコンデンサC4の正側電極電位が入力される。

【0033】欠落信号検出回路2からの信号S4は、スイッチSW1、SW2に入力され、信号S4が欠落信号を検出していない場合、スイッチSW1は、オン状態となり、スイッチSW2は、オフ状態となる。すなわち、欠落信号を検出していない正常状態において、コンデンサC4は、コンデンサC2と同じように、チャージポンプ回路4によって充放電制御される。一方、信号S4が欠落信号を検出した場合、スイッチSW1は、オフ状態となり、スイッチSW2は、オン状態となる。すなわち、電圧フォロア5は、スイッチSW1がオフ状態になる直前に、コンデンサC4に蓄積された電圧をホールドして接続点P1に出力する。

【0034】ここで、図2に示すタイミングチャートを参照して、欠落信号が発生した場合におけるスライスレベル制御動作について説明する。図2において、入力されたアナログHF信号S2に欠落部分E1が生じない場合、欠落信号検出回路2は信号S4をローレベルとしてチャージポンプ回路4およびスイッチSW1、SW2に出力する。スイッチSW1は、信号S4がローレベルの場合、オン状態にしてチャージポンプ回路4の充放電制御によってコンデンサC4に対する充放電を行わせる。また、スイッチSW2は、信号S4がローレベルの場合、オフ状態にして接続点P1に対する電圧供給を行わせない。

【0035】入力されたアナログHF信号S2に欠落部分E1が生じると、欠落信号検出回路2が欠落部分E1を検出し、信号S4をハイレベルとしてチャージポンプ回路4およびスイッチSW1、SW2に出力する。スイッチSW1は、信号S4がハイレベルになると、オフ状態にしてチャージポンプ回路4による充放電を行わず、スイッチSW2は、信号S4がハイレベルになると、オン状態となって、スイッチSW1がオフ状態となる直前におけるコンデンサC4の電圧を、電圧フォロア5によってホールドして接続点P1に出力させる。すなわち、欠落部分E1が生じた場合、図2(e)に示す時点tbの電圧をスイッチSW2がオンの期間、ホールドし、スライスレベル制御電圧V_{TLc}としてコンパレータ1側に出力的ようにしている。なお、チャージポンプ回路4は、欠落信号検出回路2からハイレベルの信号S4が入力されると、コンデンサC2、C4に対する充放電制御の出力を停止し、ハイインピーダンス状態となる。

【0036】この実施の形態1によれば、欠落部分E1を検出した時点tbにおけるスライスレベル制御電圧V_{TLc}を実動作電圧としてホールドし、スライスレベルを制御するようにしているので、欠落部分E1におけるスライスレベル制御電圧V_{TLc}の電圧変動を小さくし、安

定したスライスレベルの制御を行うことができるとともに、欠落部分E1がなくなった後の復旧時における電圧変動も小さくなり、誤りの少ないデジタルHF信号S3をデジタル信号処理回路3に出力することができる。

【0037】実施の形態2. つぎに、この発明の実施の形態2について説明する。この実施の形態2では、実施の形態1におけるスイッチSW2およびコンデンサC2の構成を削除した構成とし、実施の形態1の構成を簡易な構成によって実現している。

【0038】図3は、この発明の実施の形態2である光ディスク用信号検出回路の構成を示すブロック図である。図3に示した光ディスク用信号検出回路は、図1に示したスイッチSW2およびコンデンサC2を削除している。その他の構成は、実施の形態1と同じであり、同一構成部分には同一符号を付している。

【0039】ここで、図4に示すタイミングチャートを参照して、欠落信号が発生した場合におけるスライスレベル制御動作について説明する。図4において、入力されたアナログHF信号S2に欠落部分E1が生じない場合、欠落信号検出回路2は信号S4をローレベルとしてチャージポンプ回路4およびスイッチSW1に出力する。スイッチSW1は、信号S4がローレベルの場合、オン状態にしてチャージポンプ回路4の充放電制御によってコンデンサC4に対する充放電を行わせる。

【0040】一方、入力されたアナログHF信号S2に欠落部分E1が生じると、欠落信号検出回路2が欠落部分E1を検出し、信号S4をハイレベルとしてチャージポンプ回路4およびスイッチSW1に出力する。スイッチSW1は、信号S4がハイレベルになると、オフ状態となり、スイッチSW1がオフ状態となる直前におけるコンデンサC4の電圧を、電圧フォロア5によってホールドして接続点P1に出力させる。すなわち、欠落部分E1が生じた場合、図2(d)に示す時点tbの電圧をホールドし、スライスレベル制御電圧V_{TLc}として出力するようにしている。なお、チャージポンプ回路4は、欠落信号検出回路2からハイレベルの信号S4が入力されると、コンデンサC4に対する充放電制御の出力を停止し、ハイインピーダンス状態となる。

【0041】この実施の形態2によれば、実施の形態1におけるコンデンサC2、C4をコンデンサC4として共通化し、欠落部分E1を検出した時点tbにおけるスライスレベル制御電圧V_{TLc}を実動作電圧としてホールドし、スライスレベルを制御するようにしているので、欠落部分E1におけるスライスレベル制御電圧V_{TLc}の電圧変動を小さくし、安定したスライスレベルの制御を行うことができるとともに、欠落部分E1がなくなった後の復旧時における電圧変動も小さくなり、誤りの少ないデジタルHF信号S3をデジタル信号処理回路3に出力することができる光ディスク用信号検出回路を簡

易な構成によって実現することができる。

【0042】実施の形態3. つぎに、この発明の実施の形態3について説明する。上述した実施の形態1, 2では、欠落部分E1が生じてから信号S4を出力するまでの間、欠落部分E1が生じたものと認識せず、チャージポンプ回路4がスライスレベル制御電圧 V_{ILC} の制御を行い、信号S4が出力された時点 t_b における電圧を用いて欠落部分E1におけるスライスレベル制御を行うようにしていたが、この実施の形態3では、この欠落部分E1が生じた時点 t_a 直前のスライスレベル制御電圧 V_{ILC} によって欠落部分E1におけるスライスレベル制御を行うようにしている。

【0043】図5は、この発明の実施の形態3である光ディスク用信号検出回路の構成を示すブロック図である。図5において、この光ディスク用信号検出回路は、実施の形態1におけるコンデンサC4に代えて、二つの接地されたコンデンサC11, C12を設け、実施の形態1におけるスイッチSW1に代えて、各コンデンサC11, C12と接続点P1との間をそれぞれオンオフするスイッチSW11, SW12を設けている。また、スイッチSW21, SW22を有し、スイッチSW21, SW22は、それぞれ電圧フォロア5の+端子と各コンデンサC11, C12の正側電極との間に接続される。また、各スイッチSW11, SW12, SW21, SW22は、スイッチ制御部6によってスイッチ制御される。スイッチ制御部6は、欠落信号検出回路2から出力された信号S4をもとに各スイッチSW11, SW12, SW21, SW22をスイッチ制御する。その他の構成は、実施の形態1と同じであり、同一構成部分には同一符号を付している。

【0044】ここで、図6に示したタイミングチャートを参照して、スイッチ制御部6によるスイッチ制御動作について説明する。図6において、スイッチ制御部6は、スイッチSW11, SW12を所定時間づつ交番してオン状態にする。各スイッチSW11, SW12がオン状態になることによって、各コンデンサC11, C12に対するチャージポンプ回路4による充放電がなされる。

【0045】一方、スイッチ制御部6は、スイッチSW21, SW22を交番してオン状態にし、スイッチSW21, SW22のいずれかが常にオン状態となるようにスイッチ制御する。

【0046】さらに、図7に示したタイミングチャートを参照して、欠落部分E2が生じた場合におけるスライスレベル制御動作について説明する。図7において、アナログHF信号S2に欠落部分E2が生じない場合、スイッチ制御部6は図6に示したスイッチSW11, SW12, SW21, SW22に対するスイッチ制御を行う。入力されたアナログHF信号S2に欠落部分E2が生じない場合、欠落信号検出回路2は信号S4をローレ

ベルとしてチャージポンプ回路4およびスイッチSW2に出力する。スイッチSW2は、信号S4がローレベルの場合、オフ状態にして電圧フォロア5による接続点P1への出力を遮断する。また、チャージポンプ回路4は、コンデンサC2に対する充放電制御を続行する。

【0047】一方、入力されたアナログHF信号S2に欠落部分E2が生じると、欠落信号検出回路2が欠落部分E2を検出し、信号S4をハイレベルとしてチャージポンプ回路4およびスイッチSW2に出力する。スイッチSW2は、信号S4がハイレベルになると、オン状態となり、電圧フォロア5による接続点P1への電圧供給を行う。また、チャージポンプ回路4は、欠落信号検出回路2からハイレベルの信号S4が入力されると、コンデンサC2に対する充放電制御の出力を停止し、ハイインピーダンス状態となる。

【0048】このスイッチSW2がオン状態となる時点 t_b では、コンデンサC2に対するスライスレベル制御電圧 V_{ILC} の充放電制御が行われているため、コンデンサC2と抵抗R2とによる時定数によって電圧が変動する。しかし、この時点 t_b におけるスイッチ制御部6によるスイッチ状態は、図7に示すように、スイッチSW11, SW12, SW21がオフで、スイッチSW22のみがオンとなっている。時点 t_b においてSW2がオンになったとき、スイッチSW22がオン状態となっているため、スイッチSW22を介してコンデンサC12に蓄積された電圧が電圧フォロア5の+端子に供給され、電圧フォロア5は、このコンデンサC12に蓄積された電圧をホールドし、スイッチSW2を介して接続点P1に出力する。このコンデンサC12に蓄積された電圧は、欠落部分E2が生じないときにスイッチSW12を介して蓄積された電圧であるため、欠落部分E2が生じない期間におけるスライスレベルの電圧が接続点P1に供給されることになる。

【0049】その後、スイッチSW2がオン状態である限り、すなわち欠落部分E2が続く限り、スイッチSW11, SW12, SW21, SW22は、時点 t_b の状態を保持し、欠落部分E2が生じない期間におけるスライスレベルの電圧を接続点P1に供給し続ける。その後、スイッチSW2がオフ状態になると、電圧フォロア5による接続点P1への電圧供給は停止され、チャージポンプ回路4によるコンデンサC2に対する充放電制御が開始される。また、スイッチSW11, SW12, SW21, SW22は、図6に示したスイッチングを開始する。

【0050】なお、上述した実施の形態3では、二つのコンデンサC11, C12を設けるようにしているが、これに限らず、複数のコンデンサを設け、各コンデンサに蓄積された電圧をホールドして出力する構成としてもよい。

【0051】この実施の形態3によれば、欠落部分E2

を検出した時点 t_b 後のスライスレベル制御電圧 V_{ILC} を、欠落部分 E 2 が生じる時点 t_a 直前の電圧によってホールドし、スライスレベルを制御するようにしているので、欠落部分 E 2 におけるスライスレベル制御電圧 V_{ILC} が欠落部分 E 2 が生じないときの電圧と同じになり、欠落部分 E 2 が生じた期間における電圧変動が小さくなり、安定したスライスレベルの制御を行うことができる。欠落部分 E 2 がなくなった後の復旧時における電圧変動も小さくなり、誤りの少ないデジタル HF 信号 S 3 をデジタル信号処理回路 3 に出力することができる。

【0052】

【発明の効果】以上説明したように、この発明によれば、欠落検出手段がアナログ信号の欠落を検出しない正常状態の場合、第 1 および第 2 の電圧蓄積手段に、スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積させ、欠落検出手段がアナログ信号の欠落を検出した場合、前記第 2 の電圧蓄積手段に蓄積されたスライスレベルの電圧を電圧保持手段によって保持し、この保持された電圧を変換手段にフィードバック出力し、アナログ信号の欠落の期間、アナログ信号の欠落を検出した時点におけるスライスレベルの電圧を実動作電圧として保持させるようにしているので、アナログ信号の欠落部分に対応するスライスレベルの電圧変動を小さくし、安定したスライスレベルの制御を行うことができる。欠落部分がなくなった後にスライスレベルの復旧時における電圧変動も小さくなり、誤りの少ないデジタル信号を出力することができるという効果を奏する。

【0053】つぎの発明によれば、欠落検出手段がアナログ信号の欠落を検出しない正常状態の場合、電圧蓄積手段に、スライスレベル制御手段によって制御されるスライスレベルの電圧を蓄積させ、欠落検出手段がアナログ信号の欠落を検出した場合、前記電圧蓄積手段に蓄積されたスライスレベルの電圧を電圧保持手段によって保持し、この保持された電圧を変換手段にフィードバック出力し、アナログ信号の欠落の期間、アナログ信号の欠落を検出した時点におけるスライスレベルの電圧を実動作電圧として保持させるようにしているので、電圧蓄積手段を共通化するという簡易な構成によって、アナログ信号の欠落部分に対応するスライスレベルの電圧変動を小さくし、安定したスライスレベルの制御を行うことができる。欠落部分がなくなった後にスライスレベルの復旧時における電圧変動も小さくなり、誤りの少ないデジタル信号を出力することができるという効果を奏する。

【0054】つぎの発明によれば、欠落検出手段がアナログ信号の欠落を検出しない正常状態の場合、第 3 の切替スイッチをオフ状態にし、第 1 ～第 3 の電圧蓄積手段に、スライスレベル制御手段によって制御されるスライ

スレベルの電圧を蓄積させ、第 1 の電圧蓄積手段に蓄積された電圧によってスライスレベルの制御を行う。この場合、切替制御手段は、常時、第 1 および第 2 の切替スイッチを切替制御し、第 2 および第 3 の電圧蓄積手段による電圧蓄積を交互に行わせ、第 2 の電圧蓄積手段が電圧蓄積を行っている場合に第 3 の電圧蓄積手段が蓄積した電圧を電圧保持手段に出力させ、第 3 の電圧蓄積手段が電圧蓄積を行っている場合に第 2 の電圧蓄積手段が蓄積した電圧を電圧保持手段に出力させる切替を行う。欠落検出手段がアナログ信号の欠落を検出した場合、第 3 の切替スイッチをオン状態にし、第 2 または第 3 の電圧蓄積手段が蓄積した電圧を電圧保持手段を介して出力させて、この電圧によってスライスレベルの制御を行うようにし、アナログ信号の欠落が発生した時点直前のスライスレベルを、アナログ信号の欠落を検出した時点以降のスライスレベルとして確実かつ安定的に制御するようにしているので、アナログ信号の欠落部分に対応するスライスレベルの電圧変動を小さくし、安定したスライスレベルの制御を行うことができる。欠落部分がなくなった後にスライスレベルの復旧時における電圧変動も小さくなり、一層、誤りの少ないデジタル信号を出力することができるという効果を奏する。

【0055】つぎの発明によれば、電圧保持手段を電圧フォロアによって実現し、アナログ信号の欠落時におけるスライスレベルの電圧を確実かつ安定して供給するようにしているので、一層、誤りの少ないデジタル信号を検出出力することができるという効果を奏する。

【図面の簡単な説明】

【図 1】 この発明の実施の形態 1 である光ディスク用信号検出回路の構成を示すブロック図である。

【図 2】 図 1 に示した光ディスク用信号検出回路のスライスレベル制御動作を示すタイミングチャートである。

【図 3】 この発明の実施の形態 2 である光ディスク用信号検出回路の構成を示すブロック図である。

【図 4】 図 3 に示した光ディスク用信号検出回路のスライスレベル制御動作を示すタイミングチャートである。

【図 5】 この発明の実施の形態 3 である光ディスク用信号検出回路の構成を示すブロック図である。

【図 6】 図 5 に示した光ディスク用信号検出回路のスイッチ制御部によるスイッチ制御動作を示すタイミングチャートである。

【図 7】 図 5 に示した光ディスク用信号検出回路のスライスレベル制御動作を示すタイミングチャートである。

【図 8】 従来における光ディスク用信号検出回路の構成を示すブロック図である。

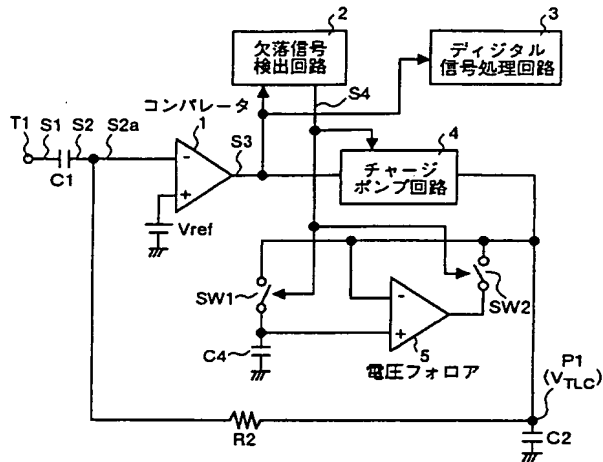
【図 9】 図 8 に示した光ディスク用信号検出回路のスライスレベル制御動作を示すタイミングチャートであ

る。

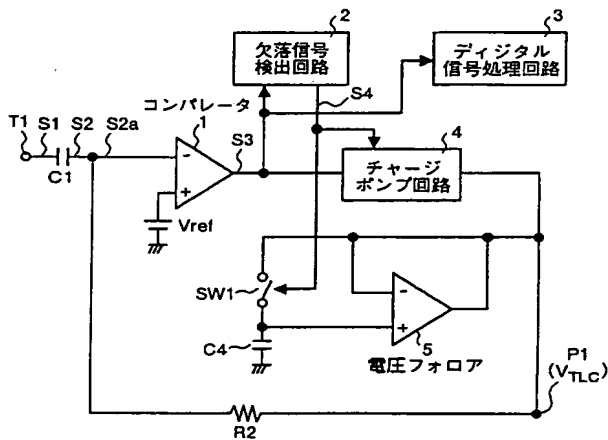
【符号の説明】

1 コンパレータ、2 欠落信号検出回路、3 デジタル信号処理回路、4 チャージポンプ回路、5 電圧フ

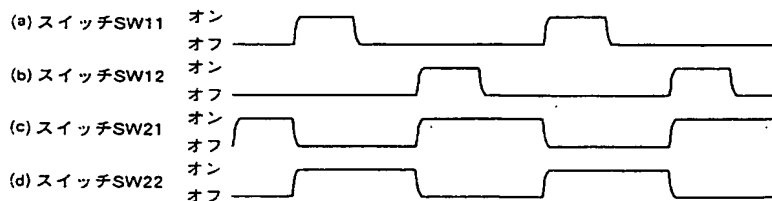
【図1】



【図3】

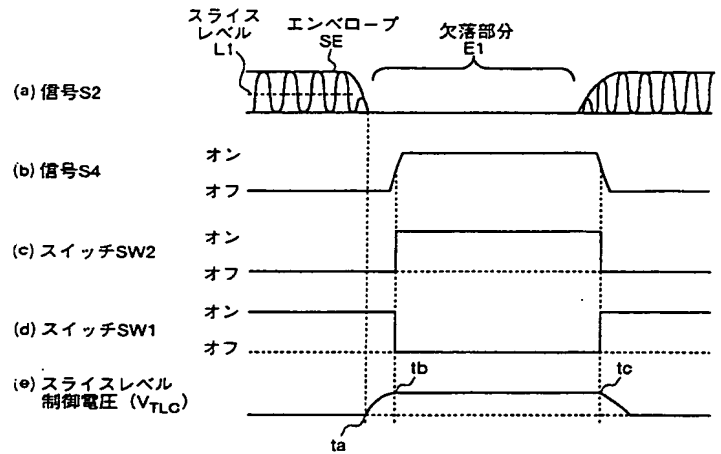


【図6】

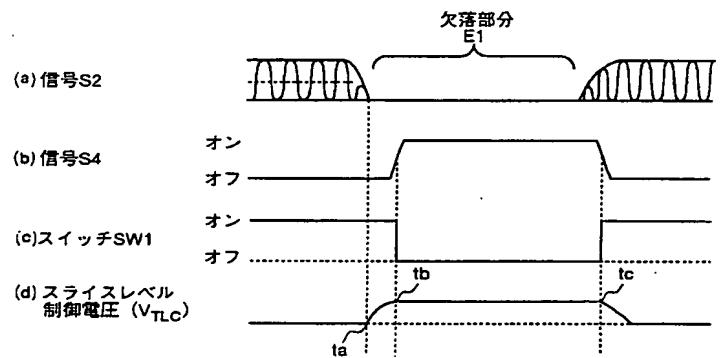


オロア、6 スイッチ制御部、C1、C2、C4、C11、C12 コンデンサ、SW1、SW2、SW11、SW12、SW21、SW22 スイッチ、Vref 基準電圧、R2 抵抗、V_{TLC} スライスレベル制御電圧。

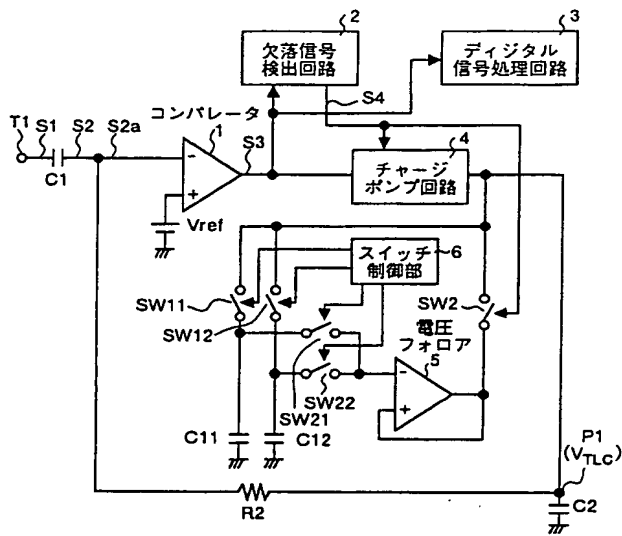
【図2】



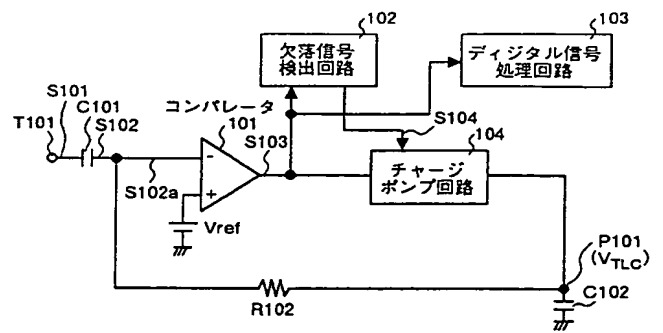
【図4】



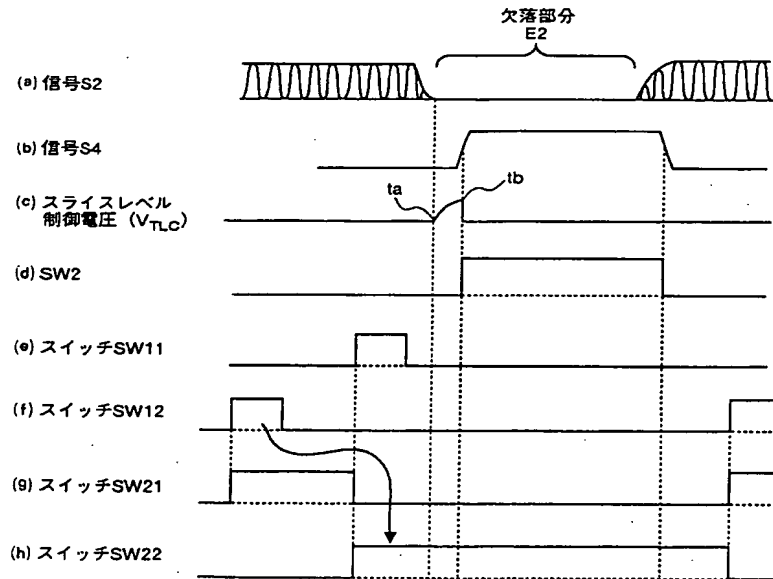
【図5】



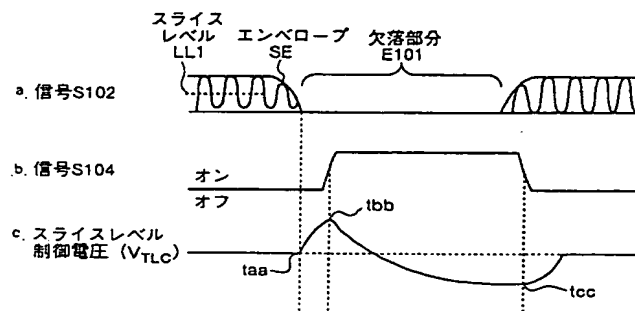
【図8】



【図7】



【図9】



フロントページの続き

(72) 発明者 岡本 和宏
東京都千代田区大手町二丁目 6 番 2 号 三
菱電機エンジニアリング株式会社内

(72) 発明者 小野口 裕
東京都千代田区大手町二丁目 6 番 2 号 三
菱電機エンジニアリング株式会社内

(72) 発明者 加藤 雅章
東京都千代田区大手町二丁目 6 番 2 号 三
菱電機エンジニアリング株式会社内

F ターム (参考) 5D044 BC03 CC04 FG06
5D066 DA11
5D090 AA01 BB02 CC04 DD03 EE14